

1 / 1

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-176066

(43)Date of publication of application : 21.06.2002

(51)Int.Cl. H01L 21/56
B29C 45/02
B29C 45/14
B29C 45/76
// B29K101:10
B29L 9:00
B29L 31:34

(21)Application number : 2000-374964 (71)Applicant : SONY CORP

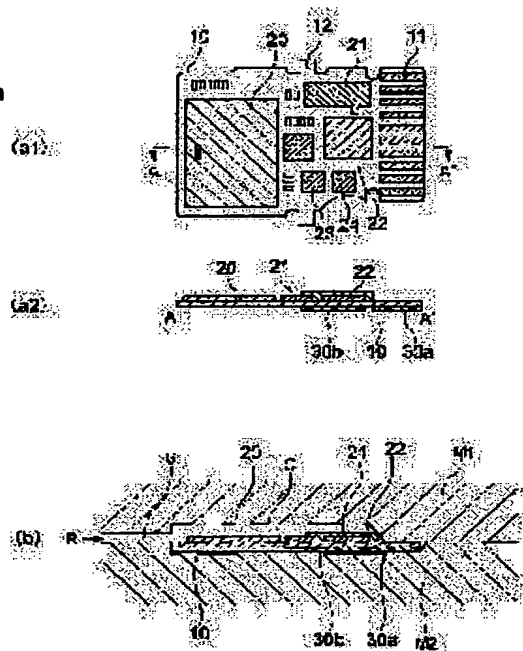
(22)Date of filing : 08.12.2000 (72)Inventor : TODA MASASHI

(54) SEMICONDUCTOR MEMORY MEDIUM AND MANUFACTURING METHOD THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method of manufacturing a semiconductor memory medium which realizes thinning and miniaturization and a semiconductor memory medium manufactured by this method.

SOLUTION: A terminal surface 11 is provided on at least one surface of a substrate 10. Electronic components (20, 21,...) are mounted on at least one or the other surface of the substrate 10. Stud components (30a, 30b) are fixed to specified positions on the substrate. The thickness of the stud components or the substrate is adjusted to equalize the clearance between one surface of the substrate and a cavity C wall surface to the clearance between the other surface of the substrate and the wall surface (about 1:1), the substrate is set in a transfer molding cavity, the entire substrate surface is sealed with a thermosetting resin and the substrate is transfer-molded so as to integrate with the stud components with at least terminal parts exposed, while suppressing the position variation of the substrate in the transfer mold process.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-176066

(P2002-176066A)

(43) 公開日 平成14年6月21日 (2002.6.21)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード*(参考)
H 0 1 L 21/56		H 0 1 L 21/56	T 4 F 2 0 6
B 2 9 C 45/02		B 2 9 C 45/02	5 F 0 6 1
45/14		45/14	
45/76		45/76	
// B 2 9 K 101:10		B 2 9 K 101:10	

審査請求 未請求 請求項の数10 O L (全 10 頁) 最終頁に続く

(21) 出願番号 特願2000-374964(P2000-374964)

(22) 出願日 平成12年12月8日 (2000.12.8)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 遠田 真史

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100094053

弁理士 佐藤 隆久

Fターム(参考) 4F206 AA36 AG03 AH37 AM19 AR12

JA02 JB12 JF05 JF46 JL02

JM04 JN11

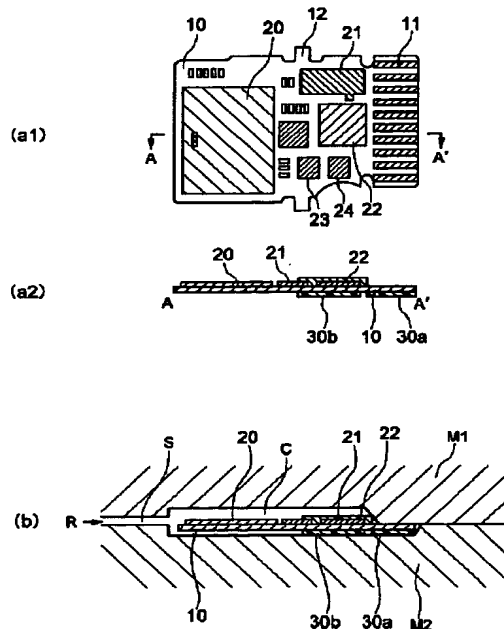
5F061 AA01 BA03 CA21 DA06 FA03

(54) 【発明の名称】 半導体記憶媒体およびその製造方法

(57) 【要約】

【課題】 薄型化および小型化を実現できる半導体記憶媒体の製造方法と、この方法により製造された半導体記憶媒体を提供する。

【解決手段】 少なくとも一方の面に端子面11が設けられた基板10の少なくとも該一方の面あるいは他方の面上に電子部品(20, 21...)を実装し、基板の所定の位置にコマ部品(30a, 30b)を固着する。次に、コマ部品の厚さや基板の厚さを調整することで、キャビティC壁面に対する基板の一方の面側のクリアランスと他方の面側のクリアランスが均等(1:1程度)となるように調整しながら、基板をトランスファーモールド用キャビティ内にセットし、トランスファーモールド工程における基板の位置の変動を抑制しながら、少なくとも端子部を露出させて、コマ部品と一体となるように、基板を全面に熱硬化性樹脂で封止してトランスファーモールドを行う。



【特許請求の範囲】

【請求項1】少なくとも一方の面に端子面が設けられた基板の少なくとも該一方の面あるいは他方の面上に電子部品を実装する工程と、

上記基板の所定の位置にコマ部品を固着する工程と、
上記基板をトランスファーモールド用キャビティ内にセットする工程と、

少なくとも上記端子部を露出させながら、上記コマ部品と一体となるように、上記基板を全面に熱硬化性樹脂で封止するトランスファーモールド工程とを有する半導体記憶媒体の製造方法。

【請求項2】上記コマ部品を固着する工程においては、上記キャビティ内で上記基板を支持し、上記トランスファーモールド工程における上記基板の位置の変動を抑制するように上記コマ部品を配置して固着する請求項1に記載の半導体記憶媒体の製造方法。

【請求項3】上記トランスファーモールド工程における上記基板の位置の変動を抑制するように、少なくとも上記基板の厚さあるいは上記コマ部品の厚さを調整する請求項2に記載の半導体記憶媒体の製造方法。

【請求項4】上記キャビティ壁面に対する上記基板の上記一方の面側のクリアランスと上記他方の面側のクリアランスが均等となるように、少なくとも上記基板の厚さあるいは上記コマ部品の厚さを調整する請求項3に記載の半導体記憶媒体の製造方法。

【請求項5】上記コマ部品として、上記トランスファーモールド工程で用いる熱硬化性樹脂と実質的に同じ樹脂を固化して部品を用いる請求項1に記載の半導体記憶媒体の製造方法。

【請求項6】上記電子部品を実装する工程において、さらにスイッチ部品を実装し、
上記トランスファーモールド工程において、上記端子部および上記スイッチ部品を露出させながら上記基板を全面に封止する請求項1に記載の半導体記憶媒体の製造方法。

【請求項7】少なくとも一方の面に端子面が設けられた基板と、

上記基板の少なくとも該一方の面あるいは他方の面上に実装された電子部品と、

上記基板の所定の位置に固着されたコマ部品と、
少なくとも上記端子部を除く部分における上記基板を全面に被覆するように、上記コマ部品と一体に成形された熱硬化性樹脂からなる封止樹脂層とを有する半導体記憶媒体。

【請求項8】上記基板の上記一方の面側の上記封止樹脂層の厚さと上記他方の面側の上記封止樹脂層の厚さが均等となっている請求項7に記載の半導体記憶媒体。

【請求項9】上記コマ部品が、上記熱硬化性樹脂と実質的に同じ樹脂を固化した部品である請求項7に記載の半導体記憶媒体。

【請求項10】上記基板上に上記電子部品としてさらにスイッチ部品が実装されており、

上記封止樹脂層が、上記端子部および上記スイッチ部品を除く部分における上記基板を全面に被覆するよう形成されている請求項7に記載の半導体記憶媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体記憶媒体およびその製造方法に関し、特にメモ리카ードなどの複数の電子機器間でのデータの授受を取り扱うことが可能な半導体記憶媒体およびその製造方法に関する。

【0002】

【従来の技術】近年、メモ리카ードなどの半導体記憶媒体はその普及の速度を一段と速めてきており、ポータブルビデオカメラ、ノートパソコン、デジタルスチルカメラ、携帯型音楽プレーヤなど、その搭載機器は幅を広げている。上記の電子機器の小型化、薄型化、軽量化に対する要求は強くなる一方であり、これに 대응するために近年のVLSIなどの半導体装置においては3年で7割の縮小化を実現してきた一方、メモ리카ードなどの半導体記憶媒体についても、小型化および薄型化が要求されている。特に、インターネットに接続できる携帯電話機にメモ리카ードなどの半導体記憶媒体を搭載することが検討されており、携帯電話機の実装密度は情報家電機器および携帯型電子機器のなかでも最も高いことから、搭載されるメモ리카ードなどの半導体記憶媒体への小型化および薄型化の要求がさらに強まっている。

【0003】図8(a1)は、従来のメモ리카ードに用いられる電子部品を実装した回路基板の平面図であり、図8(a2)は(a1)中のA-A'における断面図である。回路基板110には、端子部111が設けられており、端子部111に接続するように不図示の印刷回路が設けられている。上記の回路基板111上に、メモリチップ120、スイッチ部121、コントロールICチップ122、リセットICチップ123、および、水晶振動子124などの電子部品が実装されている。

【0004】図8(b)は上記のメモ리카ードの製造方法を示す模式的断面図であり、図8(a1)および(a2)に示した電子部品を実装した回路基板を上側筐体130aおよび下側筐体130bにより挟み込み、超音波溶着などの方法により、両筐体間および各筐体と実装基板間を固着する。上記において、端子部111および場合によってはスイッチ部121の操作部を筐体外に露出させるように、上側筐体130aおよび下側筐体130bからなる筐体部分の設計がなされている。

【0005】上記のようなメモ리카ードは、1チップIC化に成功しているいわゆるICカードに比べて大容量のデータを扱う記憶媒体であるため、さらに大容量のメモリチップの需給がひっ迫しているために、カスタム仕様のメモリチップを得ることが困難となっているため、

通常、記憶領域となるメモリチップ120の他にコントロールICチップ122が搭載される。

【0006】上記のメモリカードにおいては、メモリ媒体ということで、データの消去防止用のスイッチ部121が設けられている。また、電源投入時にコントロールICチップが誤作動してメモリチップ内のメモリ内容を消去しないように、リセットICチップ123が搭載されている。さらに、信号の同期を独立してとるために水晶振動子124が搭載されている。この他、上記の水晶振動子124の動作安定化のために抵抗部品が搭載され、カードの静電気対策のためにダイオードが搭載され、誤作動防止の観点から電源のインピーダンスを下げるためにコンデンサが搭載されることが多く、このように、上記のメモリカードを構成する電子部品は20点以上にも及ぶ。

【0007】

【発明が解決しようとする課題】しかしながら、上記のようなメモリカードはその薄型化および小型化が困難となっている。即ち、上記のようなメモリカードにおいて、一般的に用いられる基板はガラスエポキシ基板で、その厚さは例えば0.4mm程度であり、また、実装される電子部品の高さは0.7～1.0mm程度であり、さらに各筐体の厚さはそれぞれ0.5mm程度であり筐体と基板、電子部品と筐体のクリアランスを考慮すると、組み立て後のメモリカードの厚さは2～3mm程度となってしまったためである。このような厚いメモリカードを携帯電話機に搭載する場合、メモリカード用スロットなどの付加される機構部品まで考慮すると、携帯電話機本体がかなり厚くなってしまふ。

【0008】本発明は上記の状況に鑑みてなされたものであり、従って本発明の目的は、メモリカードなどの半導体記憶媒体のさらなる薄型化および小型化を実現できる半導体記憶媒体の製造方法と、この方法により製造された半導体記憶媒体を提供することである。

【0009】

【課題を解決するための手段】上記の目的を達成するため、本発明の半導体記憶媒体の製造方法は、少なくとも一方の面に端子面が設けられた基板の少なくとも該一方の面あるいは他方の面上に電子部品を実装する工程と、上記基板の所定の位置にコマ部品を固着する工程と、上記基板をトランスファーモールド用キャビティ内にセットする工程と、少なくとも上記端子部を露出させながら、上記コマ部品と一体となるように、上記基板を全面に熱硬化性樹脂で封止するトランスファーモールド工程とを有する。

【0010】上記本発明の半導体記憶媒体の製造方法は、好適には、上記コマ部品を固着する工程においては、上記キャビティ内で上記基板を支持し、上記トランスファーモールド工程における上記基板の位置の変動を抑制するように上記コマ部品を配置して固着する。さら

に好適には、上記トランスファーモールド工程における上記基板の位置の変動を抑制するように、少なくとも上記基板の厚さあるいは上記コマ部品の厚さを調整し、またさらに好適には、上記キャビティ壁面に対する上記基板の上記一方の面側のクリアランスと上記他方の面側のクリアランスが均等となるように、少なくとも上記基板の厚さあるいは上記コマ部品の厚さを調整する。

【0011】上記本発明の半導体記憶媒体の製造方法は、好適には、上記コマ部品として、上記トランスファーモールド工程で用いる熱硬化性樹脂と実質的に同じ樹脂を固化した部品を用いる。

【0012】上記本発明の半導体記憶媒体の製造方法は、好適には、上記電子部品を実装する工程において、さらにスイッチ部品を実装し、上記トランスファーモールド工程において、上記端子部および上記スイッチ部品を露出させながら上記基板を全面に封止する。

【0013】上記本発明の半導体記憶媒体の製造方法は、まず、少なくとも一方の面に端子面が設けられた基板の少なくとも該一方の面あるいは他方の面上に電子部品を実装する。次に、基板の所定の位置にコマ部品を固着する。次に、基板をトランスファーモールド用キャビティ内にセットし、少なくとも上記端子部を露出させながら、コマ部品と一体となるように、基板を全面に熱硬化性樹脂で封止してトランスファーモールドを行う。上記のコマ部品とは、トランスファーモールド工程で用いる熱硬化性樹脂と実質的に同じ樹脂などを固化したものであり、トランスファーモールド工程で形成される封止樹脂層と一体化される。トランスファーモールド工程において、コマ部品はキャビティ内で基板を支持することができる。さらに、このコマ部品の厚さや基板の厚さを調整することで、キャビティ壁面に対する基板の一方の面側のクリアランスと他方の面側のクリアランスが均等（1：1程度）となるようにすると、両クリアランスへの樹脂の流入速度が均等となるため、ステイシフト、即ち、トランスファーモールド工程における基板の位置の変動を抑制することができる。

【0014】上記本発明の半導体記憶媒体の製造方法によれば、コマ部品の採用により、トランスファーモールド工程においてキャビティ内で基板を支持することができ、さらに基板の厚さやコマ部品の厚さを調整することで、キャビティ壁面に対する基板の一方の面側のクリアランスと他方の面側のクリアランスが均等となるようにして、ステイシフト、即ち、トランスファーモールド工程における基板の位置の変動を抑制しながら、トランスファーモールド成形によるカード成形が可能となる。トランスファーモールドにより、基板とパッケージ用の封止樹脂層を一体に成形するので、メモリカードなどの半導体記憶媒体の薄型化および小型化を実現できる。

【0015】さらに、例えば、特開平4-278513号公報においてコンデンサは成形圧力により漏れ電流が

劣化することが報告されており、また、水晶振動子は、その構造上内部に空隙を有しているため、外圧がかかる環境では発振しなくなってしまう、あるいは、振動子そのものが破壊されてしまう恐れがあるという問題があり、さらに、メモリチップやコントロールICチップなども影響が危惧されており、記録内容の一部書き換えあるいは一部消去などの問題が挙げられており、このように、実装される電子部品の中には圧力により損傷を受けやすいことが知られているものが多数存在する。しかし、このような電子部品が含まれている場合でも、トランスファーモールド成形は低圧で成形でき、さらにコマ部品の採用により、キャビティ壁面に対する基板の一方の面側のクリアランスと他方の面側のクリアランスを均等にし、ステイシフトを抑制するので、圧力印加による電子部品の損傷を低減することができる。

【0016】上記の目的を達成するため、本発明の半導体記憶媒体は、少なくとも一方の面に端子面が設けられた基板と、上記基板の少なくとも該一方の面あるいは他方の面上に実装された電子部品と、上記基板の所定の位置に固着されたコマ部品と、少なくとも上記端子部を除く部分における上記基板を全面に被覆するように、上記コマ部品と一体に成形された熱硬化性樹脂からなる封止樹脂層とを有する。

【0017】上記本発明の半導体記憶媒体は、好適には、上記基板の上記一方の面側の上記封止樹脂層の厚さと上記他方の面側の上記封止樹脂層の厚さが均等となっている。

【0018】上記本発明の半導体記憶媒体は、好適には、上記コマ部品が、上記熱硬化性樹脂と実質的に同じ樹脂を固化した部品である。

【0019】上記本発明の半導体記憶媒体は、好適には、上記基板上に上記電子部品としてさらにスイッチ部品が実装されており、上記封止樹脂層が、上記端子部および上記スイッチ部品を除く部分における上記基板を全面に被覆するよう形成されている。

【0020】上記本発明の半導体記憶媒体は、その製造工程の封止樹脂層を形成するトランスファーモールド工程において、コマ部品を用いてキャビティ内における基板支持を行っており、封止樹脂層を当該コマ部品と一体化するように形成されたものであり、このコマ部品の厚さや基板の厚さを調整することで、キャビティ壁面に対する基板の一方の面側のクリアランスと他方の面側のクリアランスが均等となるようにして、ステイシフト、即ち、トランスファーモールド工程における基板の位置の変動を抑制して、封止樹脂層を形成することができる。トランスファーモールドにより、基板とパッケージ用の封止樹脂層を一体に成形するので、薄型化および小型化を実現したメモリカードなどの半導体記憶媒体である。

【0021】

【発明の実施の形態】以下に、本発明の半導体記憶媒体

およびその製造方法の実施の形態について、図面を参照して下記に説明する。

【0022】図1(a)は、本実施形態に係る半導体記憶媒体(メモリカード)の概略斜視図であり、図1(b)は(a)中のA-A'における断面図である。回路基板10に、端子部11が設けられており、端子部11に接続するように不図示の印刷回路が設けられており、この印刷回路に接続するように、回路基板11上に、メモリチップ20、スイッチ部21およびコントロールICチップ22などの電子部品が実装されている。この他、図示していないが、リセットICチップおよび水晶振動子などの電子部品も実装されている。上記の端子部11およびスイッチ部21を露出させながら、上記の回路基板および電子部品を全面に被覆するように、熱硬化性樹脂などからなる封止樹脂層30が設けられ、カード形状に成形されている。

【0023】ここで、上記の封止樹脂層30の一部は、封止樹脂層30で封止する前に、予め同等の樹脂を固化して得られたコマ部品(30a, 30b)となっており、封止樹脂層30と一体に成形されている。

【0024】上記のメモリカードにおいて、カスタム化されたメモリチップを得ることが困難であるという実情に従い、メモリチップ20は通常汎用のチップとなっており、コントロールICチップ22により個々のアプリケーションに適用した形に制御されて用いられる。また、スイッチ部21は、データの誤消去を防止するために設けられている。さらに、電源投入時にコントロールICチップ22が誤作動してメモリチップ内のメモリ内容を消去しないように、リセットICチップ(不図示)が搭載されている。場合によっては、メモリチップ20とコントロールICチップ22などの他のICチップを1チップ化することも可能である。また、信号の同期を独立してとるために水晶振動子(不図示)が搭載されている。この他、上記の水晶振動子の動作安定化のために抵抗部品や、カードの静電気対策のためのダイオード、誤作動防止の観点から電源のインピーダンスを下げるためにコンデンサなどの不図示の種々の電子部品が搭載されている。

【0025】上記のメモリカードの製造方法について図面を参照して説明する。まず、図2(a)の概略斜視図に示すように、回路基板10に、端子部11と、端子部11に接続するように不図示の印刷回路を形成し、打ち抜き法などにより所定形状にパターン形成する。ここで、スイッチ部が配置される部分は、例えば貫通開口部21aとして形成する。

【0026】次に、図2(b)に概略斜視図に示すように、不図示の印刷回路に接続して、メモリチップ20、スイッチ部21およびコントロールICチップ22を実装する。接合は、例えばハンダなどにより行い、ハンダの場合、予めプロファイルが取られたリフロー炉を通す

ことでハンダ接続を完成させる。この他、リセットICチップ、水晶振動子、抵抗部品、ダイオードおよびコンデンサなどの種々の電子部品も実装する。

【0027】図3(a1)は上記の回路基板10上に電子部品を実装した状態をさらに詳細に示す平面図であり、図3(a2)は(a1)のA-A'における断面図である。即ち、端子部11および印刷回路が設けられた回路基板10上に、メモリチップ20、スイッチ部21、コントロールICチップ22、リセットICチップ23、および、水晶振動子24などの電子部品を実装する。

【0028】上記メモリチップ20は、ハンダバンパあるいは金スタッドバンパなどのバンパを有する形態として、フリップチップで実装してもよく、また、フェースアップで実装してワイヤボンディングにより接続する形態でもよい。また、メモリチップ20などの半導体チップは、ベアチップ状態でも、樹脂封止された状態でもよいが、この後の工程で樹脂封止によりパッケージ化するので、製造コストを抑制できるベアチップ状態で実装する方が好ましい。

【0029】また、回路基板11の裏面側の所定の位置に、この後の工程で樹脂封止するのに用いる熱硬化性樹脂を予め固化して成形したコマ部品(30a, 30b)を固着する。コマ部品(30a, 30b)は、トランスファーモールド工程における溶融状態の樹脂の流れを妨げない位置に配置される。

【0030】次に、図3(b)に示すように、第1金型M1および第2金型M2から構成されるトランスファーモールド用キャビティC内に、上記の回路基板10をセットする。このとき、図3(a1)に示すような回路基板10に設けられた突出部12を第1金型M1および第2金型M2の合わせ部分に挟み込むことで、回路基板10をキャビティC内に吊るす状態とし、第1金型M1と第2金型M2を押しつける圧力は20〜30トン程度とする。また、第1金型M1と第2金型M2は、トランスファーモールドに用いる樹脂の種類により異なるが、例えば $175 \pm 5^\circ\text{C}$ 程度に予め加熱しておく。

【0031】このとき、コマ部品(30a, 30b)により、キャビティC内で回路基板10が支持される状態となる。このとき、回路基板10の厚さと、コマ部品(30a, 30b)の厚さを調整することで、キャビティ壁面に対する回路基板の一方の面側のクリアランスと他方の面側のクリアランスを調整することができる。好ましくは両クリアランスが均等となるようにする。上記のようにキャビティC内に回路基板10をセットした状態で、キャビティCに連通して設けられた樹脂導入口Sから溶融状態の熱硬化性樹脂Rを $60 \sim 80 \text{ kg/cm}^2$ (好ましくは 80 kg/cm^2)の成形圧力、射出時間10秒程度で導入し、端子部11およびスイッチ部21を露出させながら、コマ部品(30a, 30b)と一

体となるように、回路基板10を全面に熱硬化性樹脂Rで封止してトランスファーモールドを行い、封止樹脂層30とする。この後は、一定時間保持した後、離型して、図1に示す形態のメモリカードを取り出す。

【0032】上記のトランスファーモールド工程において、コマ部品(30a, 30b)の厚さや回路基板10の厚さを、キャビティ壁面に対する基板の一方の面側のクリアランスと他方の面側のクリアランスが均等となるように調整することで、ステイシフト、即ち、トランスファーモールド工程における回路基板10の位置の変動を抑制することができる。

【0033】本実施形態のメモリカードの製造方法によれば、コマ部品の採用により、トランスファーモールド工程においてキャビティ内で回路基板を支持することができ、さらに回路基板の厚さやコマ部品の厚さを調整することで、キャビティ壁面に対する基板の一方の面側のクリアランスと他方の面側のクリアランスが均等となるようにして、ステイシフト、即ち、トランスファーモールド工程における回路基板の位置の変動を抑制しながら、トランスファーモールド成形によるカード成形が可能となる。トランスファーモールドにより、回路基板とパッケージ用の封止樹脂層を一体に成形するので、メモリカードの薄型化および小型化を実現できる。

【0034】また、本実施形態のメモリカードの製造方法によれば、圧力により損傷を受けやすい電子部品を実装している場合でも、トランスファーモールド成形は低圧で成形でき、さらにコマ部品の採用により、キャビティ壁面に対する基板の一方の面側のクリアランスと他方の面側のクリアランスを均等にし、ステイシフトを抑制するので、圧力印加による電子部品の損傷を低減することができる。また、製造工程を従来よりも簡略化できるので、製造コストを抑制することが可能である。

【0035】例えば、回路基板の厚さを0.2mm程度とし、実装する電子部品の高さを0.35〜0.65mm程度である場合に、封止樹脂層の厚さを0.3〜0.5mm程度として、メモリカードの総厚さを1.6mm程度に抑えることが可能となり、例えば携帯電話機などの小型化された電子機器への搭載が可能となる。

【0036】(実施例1)図4(a)のトランスファーモールド工程を示す断面図の例においては、回路基板10の厚さが0.3mm、メモリチップ20などの高さが0.35mm程度である場合、トランスファーモールド工程におけるキャビティC内でのキャビティ壁面に対する回路基板の一方の面側のクリアランスと他方の面側のクリアランスがそれぞれ0.35mm:0.5mmとなっており、クリアランスの比は1:1から低い値となっており、コマ部品(30a, 30b)を用いていてもステイシフトを抑制することが難しい。図中の数字はmm単位での寸法を示す。ここで、ラベル貼付用の凹部H(深さ0.1mm程度)が設けられている例を示してい

る。しかしながら、図4(b)のトランスファーモールド工程を示す断面図のように、コマ部品(30a, 30b)の厚さを厚く調整し、さらに回路基板10を0.2mm程度と薄く調整することで、キャビティ壁面に対する回路基板の一方の面側のクリアランスと他方の面側のクリアランスをそれぞれ0.45mm:0.5mmとして、クリアランスの比を1:1に近づけ、トランスファーモールド工程におけるステイシフトを抑制することができる。

【0037】(実施例2)図5(a)のトランスファーモールド工程を示す断面図の例においては、回路基板10の厚さが0.3mmであり、回路基板10の両面に高さが0.35mm程度のメモリチップ(20, 20')が実装されている場合であり、トランスファーモールド工程におけるキャビティC内でのキャビティ壁面に対する回路基板の一方の面側のクリアランスと他方の面側のクリアランスがそれぞれ0.45mm:0.15mmとなっており、クリアランスの比は1:1から遠い値となっており、コマ部品(30a, 30b)を用いてもステイシフトを抑制することが難しい。図中の数字はmm単位での寸法を示す。しかしながら、図5(b)のトランスファーモールド工程を示す断面図のように、コマ部品(30a, 30b)の厚さを薄く調整し、さらに回路基板10を0.42mmに厚く調整することで、キャビティ壁面に対する回路基板の一方の面側のクリアランスと他方の面側のクリアランスをそれぞれ0.23mm:0.15mmとして、クリアランスの比を1:1に近づけることができる。さらに、図5(c)のトランスファーモールド工程を示す断面図のように、コマ部品(30a, 30b)の厚さを図5(b)よりも厚く調整し、さらに回路基板10を0.2mm程度に薄く調整し、さらに、端子部面部分に第3のコマ部品30cを設けることで、キャビティ壁面に対する回路基板の一方の面側のクリアランスと他方の面側のクリアランスをそれぞれ0.3mm:0.3mmとして、クリアランスの比を1:1に近づけ、トランスファーモールド工程におけるステイシフトを抑制することができる。

【0038】(実施例3)図6(a)のトランスファーモールド工程を示す断面図の例においては、回路基板10の厚さが0.3mm、ワイヤボンディング法により実装されたメモリチップ20などの高さが0.3mm程度である場合、トランスファーモールド工程におけるキャビティC内でのキャビティ壁面に対する回路基板の一方の面側のクリアランスと他方の面側のクリアランスがそれぞれ0.4mm:0.5mmとなっており、クリアランスの比は1:1から遠い値となっており、コマ部品(30a, 30b)を用いてもステイシフトを抑制することが難しい。図中の数字はmm単位での寸法を示す。しかしながら、図6(b)のトランスファーモールド工程を示す断面図のように、コマ部品(30a, 30

b)の厚さを厚く調整し、さらに回路基板10を0.2mm程度と薄く調整することで、キャビティ壁面に対する回路基板の一方の面側のクリアランスと他方の面側のクリアランスをそれぞれ0.5mm:0.5mmとして、クリアランスの比を1:1に近づけ、トランスファーモールド工程におけるステイシフトを抑制することができる。

【0039】(実施例4)図7(a)のトランスファーモールド工程を示す断面図の例においては、回路基板10の厚さが0.3mmであり、厚さ0.44mmの端子基板25が設けられている。この回路基板10の端子基板形成面に高さが0.65mm程度のメモリチップ20が実装されている。トランスファーモールド工程におけるキャビティC内でのキャビティ壁面に対する回路基板の一方の面側のクリアランスと他方の面側のクリアランスがそれぞれ0.26mm:0.29mmとなっており、クリアランスの比は1:1に近い値ではあるが、図7(b)に示すように回路基板10を0.2mmに薄く調整し、さらに図7(c)に示すように端子基板25とコマ部品(30a, 30b)の厚さを調整することで、キャビティ壁面に対する回路基板の一方の面側のクリアランスと他方の面側のクリアランスをそれぞれ0.325mm:0.325mmとして、クリアランスの比を1:1とすることができ、さらにステイシフトを抑制することができる。図中の数字はmm単位での寸法を示す。

【0040】本発明は、上記の実施の形態に限定されない。例えば、メモ리카ードの形状などは、上記実施形態に示された形状に限定されず、様々な形状に適用可能である。実装するメモリチップの種類などは、フラッシュメモリなどのEEPROMや、一回のみ書き込み可能なOTP(One Time Programmable)方式のPROMなど、種々のメモリチップを採用できる。その他、本発明の要旨を逸脱しない範囲で、種々の変更が可能である。

【0041】

【発明の効果】本発明の半導体記憶媒体の製造方法によれば、コマ部品の採用により、トランスファーモールド工程においてキャビティ内で基板を支持することができ、さらに基板の厚さやコマ部品の厚さを調整することで、キャビティ壁面に対する基板の一方の面側のクリアランスと他方の面側のクリアランスが均等となるようにして、ステイシフト、即ち、トランスファーモールド工程における基板の位置の変動を抑制しながら、トランスファーモールド成形によるカード成形が可能となる。トランスファーモールドにより、基板とパッケージ用の封止樹脂層を一体に成形するので、メモ리카ードなどの半導体記憶媒体の薄型化および小型化を実現できる。

【0042】また、本発明の半導体記憶媒体は、その製造工程の封止樹脂層を形成するトランスファーモールド工程において、コマ部品を用いてキャビティ内における

基板支持を行っており、封止樹脂層を当該コマ部品と一体化するように形成されたものであり、このコマ部品の厚さや基板の厚さを調整することで、キャビティ壁面に対する基板の一方の面側のクリアランスと他方の面側のクリアランスが均等となるようにして、ステイシフト、即ち、トランスファーモールド工程における基板の位置の変動を抑制して、封止樹脂層を形成することができる。トランスファーモールドにより、基板とパッケージ用の封止樹脂層を一体に成形するので、薄型化および小型化を実現したメモリカードなどの半導体記憶媒体となっている。

【図面の簡単な説明】

【図1】図1(a)は、本発明に係る半導体記憶媒体の概略斜視図であり、図1(b)は、(a)中のA-A'における断面図である。

【図2】図2は、図1に示す半導体記憶媒体の製造方法の製造工程を示す概略斜視図であり、(a)は回路基板の形成工程まで、(b)は電子部品の実装工程までを示す。

【図3】図3(a1)は、図2(b)の工程までの状態を詳細に示す平面図であり、図3(a2)は、(a1)中のA-A'における断面図である。図3(b)は、続きの工程であるトランスファーモールド工程を示す断面図である。

【図4】図4は、実施例1に係るトランスファーモールド工程を示す断面図である。

【図5】図5は、実施例2に係るトランスファーモールド工程を示す断面図である。

【図6】図6は、実施例3に係るトランスファーモールド工程を示す断面図である。

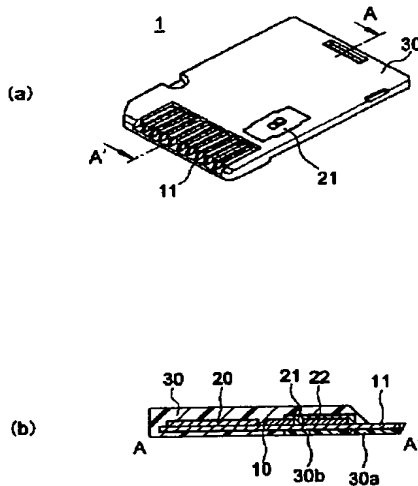
【図7】図7は、実施例4に係るトランスファーモールド工程を示す断面図である。

【図8】図8(a1)は、従来のメモリカードに用いられる電子部品を実装した回路基板の平面図であり、図8(a2)は(a1)中のA-A'における断面図であり、図8(b)は上記のメモリカードの製造方法を示す模式的断面図である。

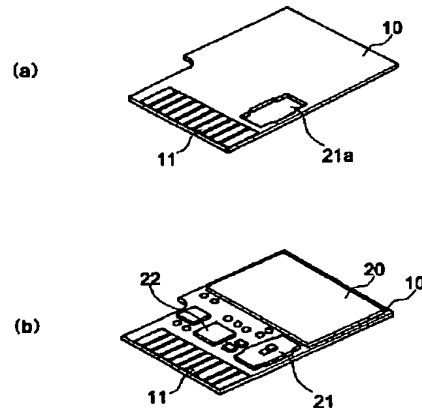
【符号の説明】

1…メモリカード、10、110…回路基板、11、111…端子部、12…突出部、20、120…メモリチップ、21、121…スイッチ部、21a…貫通開口部、22、122…コントロールICチップ、23、123…リセットICチップ、24、124…水晶振動子、25…端子基板、30…封止樹脂層、30a、30b、30c…コマ部品、130a…上側筐体、130b…下側筐体、C…キャビティ、H…ラベル貼付用凹部、M1…第1金型、M2…第2金型、R…熱硬化性樹脂、S…樹脂導入口。

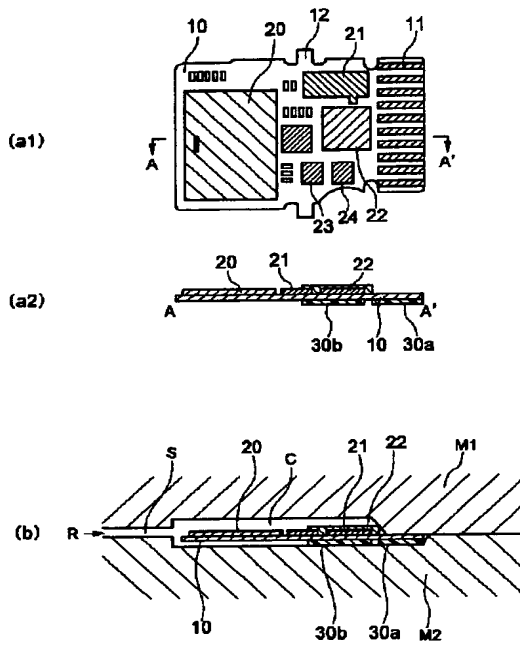
【図1】



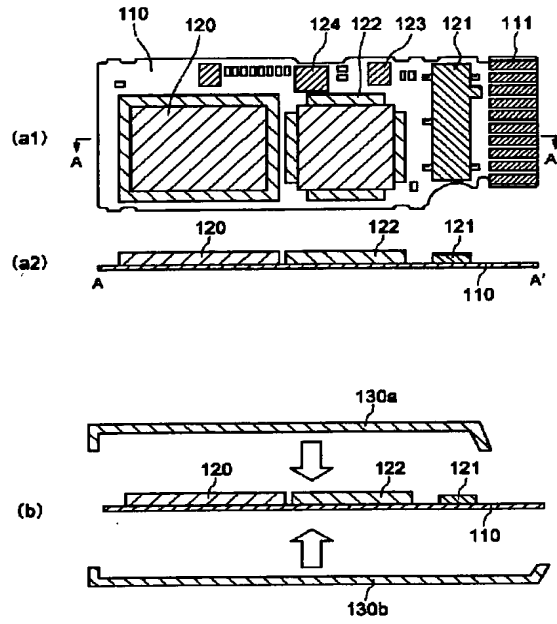
【図2】



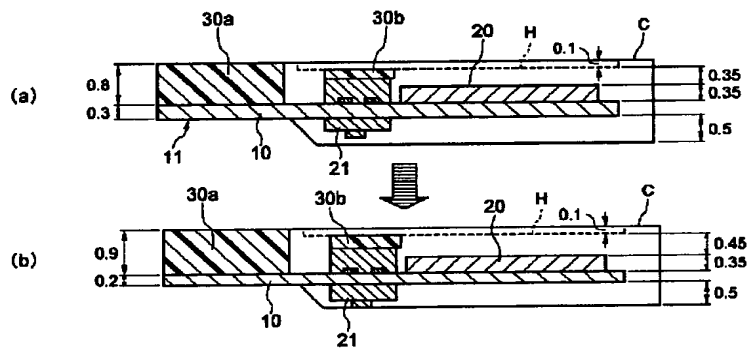
【図3】



【図8】



【図4】





【図7】